

- сторожевой таймер (WDT) с собственным встроенным RC-генератором для повышения надежности работы
- Мультиплицируемый вывод -MCLR
- Прерывания по изменению сигнала на входе
- Подтягивающие резисторы для каждого вывода
- Программируемая защита кода
- Режим энергосбережения (SLEEP)
- Выбор источника тактового сигнала:
- RC - внешний RC генератор на 4МГц;
- EC - внешний тактовый сигнал;
- Программирование на плате через последовательный порт (ICSPT) (с использованием двух выводов)
- Быстрый выход из режима SLEEP в режиме INTOSC тактового генератора)
- Отладка на плате через последовательный порт (ICD) (с использованием двух выводов)

#### Технология КМОП:

Экономичная, высокоскоростная КМОП технология

Полностью статическая архитектура

Широкий рабочий диапазон напряжений питания

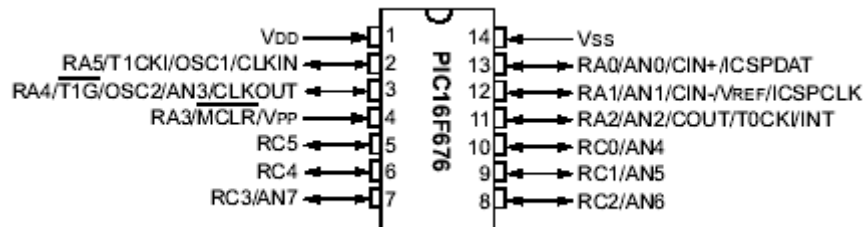
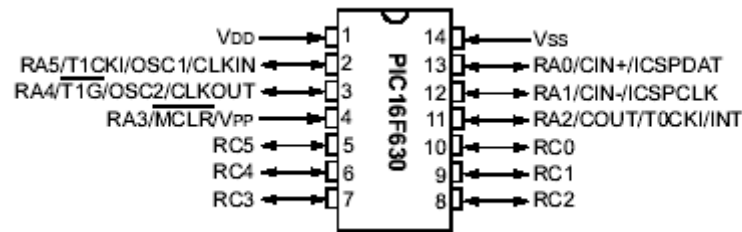
PIC16F640/676 - от 2,0В до 5,5В

Промышленный и расширенный температурный диапазоны

#### Низкое энергопотребление

- < 1.0мА @ 5.5В, 4МГц
- 400 мкА (типичное) @ 2.0В, 4МГц
- < 1.0мкА в SLEEP режиме @ 2.0В

#### Расположение выводов:



## PIC16F630 - Основные характеристики Устройства, описываемые в этом документе:

PIC16F630

PIC16F676

Высокопроизводительный RISC-процессор:

Всего 35 простых для изучения инструкции. Все инструкции исполняются за один такт (200 нс), кроме инструкций перехода, выполняемых за два такта. Минимальная длительность такта 200 нс.

#### Тактовая частота:

- DC - 20МГц, внутренний генератор/внешний тактовый сигнал
- DC - 200нс цикл инструкции

#### Память

- 1024 x 14 слов FLASH памяти программ
- 64 x 8 байт памяти данных (ОЗУ)
- 128 x 8 байт EEPROM памяти данных

#### Поддержка прерываний

8-уровневый аппаратный стек

Прямой, косвенный и относительный режимы адресации для данных и инструкций

#### Периферия:

- 12 индивидуально настраиваемых портов ввода/вывода. Сильноточные схемы портов ввода/вывода
- Модуль аналогового компаратора:
  - один аналоговый компаратор;
  - интегрированный программируемый источник опорного напряжения для компаратора;
  - мультиплицируемые входы;
  - возможность подключения выхода компаратора к выводу микроконтроллера.
- Модуль АЦП (только для PIC16F676):
  - разрядность 10 бит;
  - 8 программируемых каналов;
  - вход источника опорного напряжения.
- Timer0: 8-разрядный таймер/счетчик
- Timer1: 16-разрядный таймер/счетчик:
  - вход включения таймера;
  - OSC1 и OSC2 могут использоваться в качестве выводов LP генератора для Timer1 в INTRC режиме тактового генератора.

#### Особенности микроконтроллера:

- Сброс при включении питания (POR)
- Таймер включения питания (PWRT) и таймер запуска генератора (OST)
- Сброс по снижению напряжения питания (BOR)

## PIC16F684 INSTRUCTION SET

Mnemonic,	Operands	
<b>BYTE-ORIENTED FILE REGISTER OPERATIONS</b>		
ADDWF	f, d	Add W and f
ANDWF	f, d	AND W with f
CLRF	f –	Clear f
CLRWF	f, d	Clear W
COMF	f, d	Complement f
DECWF	f, d	Decrement f
DECFSZ	f, d	Decrement f, Skip if 0
INCF	f, d	Increment f
INCFSZ	f, d	Increment f, Skip if 0
IORWF	f, d	Inclusive OR W with f
MOVF	f –	Move f
MOVWF	f, d	Move W to f
NOP	f, d	No Operation
RLF	f, d	Rotate Left f through Carry
RRF	f, d	Rotate Right f through Carry
SUBWF	f, d	Subtract W from f
SWAPF	f, d	Swap nibbles in f
XORWF	f, d	Exclusive OR W with f
<b>BIT-ORIENTED FILE REGISTER OPERATIONS</b>		
BCF	f, b	Bit Clear f
BSF	f, b	Bit Set f
BTFSC	f, b	Bit Test f, Skip if Clear
BTFSS	f, b	Bit Test f, Skip if Set
<b>LITERAL AND CONTROL OPERATIONS</b>		
ADDLW	k	Add literal and W
ANDLW	k	AND literal with W
CALL	k	Call Subroutine
CLRWDT	–	Clear Watchdog Timer
GOTO	k	Go to address
IORLW	k	Inclusive OR literal with W
MOVLW	K	Move literal to W
RETFIE	–	Return from interrupt
RETLW	k	Return with literal in W
RETURN	–	Return from Subroutine
SLEEP	–	Go into Standby mode
SUBLW	k	Subtract W from literal
XORLW	k	Exclusive OR literal with W

FIGURE 13-1: GENERAL FORMAT FOR INSTRUCTIONS

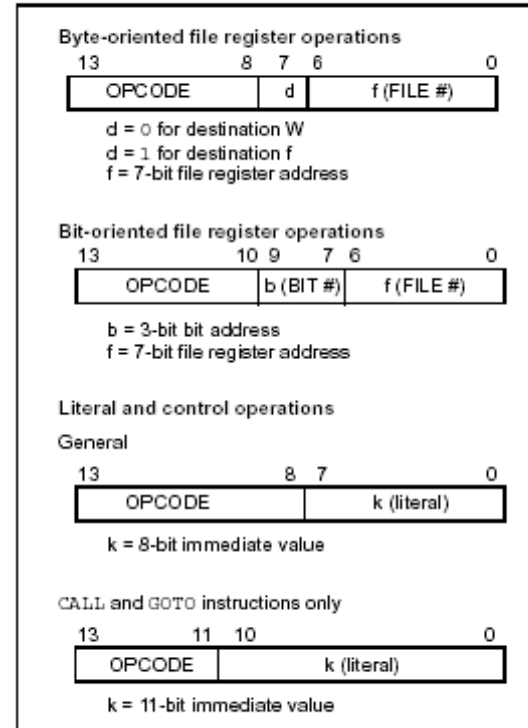


FIGURE 2-2: DATA MEMORY MAP OF THE PIC16F684

File Address		File Address	
Indirect Addr. <sup>(1)</sup>	00h	Indirect Addr. <sup>(1)</sup>	80h
TMR0	01h	OPTION_REG	81h
PCL	02h	PCL	82h
STATUS	03h	STATUS	83h
FSR	04h	FSR	84h
PORTA	05h	TRISA	85h
	06h		86h
PORTC	07h	TRISC	87h
	08h		88h
	09h		89h
PCLATH	0Ah	PCLATH	8Ah
INTCON	0Bh	INTCON	8Bh
PIR1	0Ch	PIE1	8Ch
	0Dh		8Dh
TMR1L	0Eh	PCON	8Eh
TMR1H	0Fh	OSCCON	8Fh
T1CON	10h	OSCTUNE	90h
TMR2	11h	ANSEL	91h
T2CON	12h	PR2	92h
CCPR1L	13h		93h
CCPR1H	14h		94h
CCP1CON	15h	WPUA	95h
PWM1CON	16h	IOCA	96h
ECCPAS	17h		97h
WDTCON	18h		98h
CMCON0	19h	VRCON	99h
CMCON1	1Ah	EEDAT	9Ah
	1Bh	EEADR	9Bh
	1Ch	EECON1	9Ch
	1Dh	EECON2 <sup>(1)</sup>	9Dh
ADRESH	1Eh	ADRESL	9Eh
ADCON0	1Fh	ADCON1	9Fh
General Purpose Registers 96 Bytes	20h	General Purpose Registers 32 Bytes	A0h
			BFh
		ACCESSES 70h-7Fh	F0h
	7Fh		FFh
BANK 0		BANK 1	